

【特許請求の範囲】

【請求項1】

基準電流を供給するための第1の基準電流源及び第2の基準電流源と、
制御部と、第2拡散層と、上記第1の基準電流源に接続された第1拡散層とを有する第1導電型の第1の電流入力用トランジスタと、
制御部と、第2拡散層と、上記第2の基準電流源に接続された第1拡散層とを有する第1導電型の第2の電流入力用トランジスタと、
上記第1の電流入力用トランジスタ及び上記第2の電流入力用トランジスタに入力された電流が分配され、互いに接続された制御部を有する第1導電型のトランジスタからなる複数のカレントミラーと、
上記複数のカレントミラーに接続され、上記複数のカレントミラーのうち、表示データにより選択されたカレントミラーに生じる電流を加算することで出力電流を変化させることが可能な電流加算手段と
を備え、
チップ上に集積化されている表示装置用ドライバ。

【請求項2】

請求項1に記載の表示装置用ドライバにおいて、
上記複数のカレントミラーは、上記第1の電流入力用トランジスタと上記第2の電流入力用トランジスタとの間に配置されていることを特徴とする表示装置用ドライバ。

【請求項3】

請求項2に記載の表示装置用ドライバにおいて、
一端に電源電圧が供給され、他端が抵抗に接続されることで所定値の電流を生じる第2導電型の第1のトランジスタをさらに備え、
上記第1の基準電流源と上記第2の基準電流源とは互いにサイズ比が等しく、且つ上記第1のトランジスタとカレントミラー回路を構成するトランジスタであることを特徴とする表示装置用ドライバ。

【請求項4】

請求項3に記載の表示装置用ドライバにおいて、
上記第1の基準電流源と上記第2の基準電流源とは、互いに近傍に配置され、
上記第1の基準電流源と上記第1の電流入力用トランジスタとを接続する配線の長さ及び幅は、上記第2の基準電流源と上記第2の電流入力用トランジスタとを接続する配線の長さ及び幅とほぼ同一であることを特徴とする表示装置用ドライバ。

【請求項5】

請求項3または4に記載の表示装置用ドライバにおいて、
上記複数のカレントミラーのうち、上記第1の電流入力用トランジスタに隣接するカレントミラーの制御部と上記第1の電流入力用トランジスタの制御部との間、上記複数のカレントミラーのうち、互いに隣接するカレントミラーの制御部間、及び上記複数のカレントミラーのうち、上記第2の電流入力用トランジスタに隣接するカレントミラーの制御部と上記第2の電流入力用トランジスタの制御部との間に、それぞれ等しい抵抗値を有する抵抗素子がさらに設けられることを特徴とする表示装置用ドライバ。

【請求項6】

請求項3～5のうちいずれか1つに記載の表示装置用ドライバにおいて、
上記第1の基準電流源と上記第2の基準電流源の間に配置され、上記第1のトランジスタとカレントミラー回路を構成し、サイズ比が上記第1の基準電流源及び上記第2の基準電流源と等しいトランジスタからなる第3の基準電流源と、
上記第3の基準電流源に接続されると共に、上記第1の電流入力用トランジスタと上記第2の電流入力用トランジスタとのほぼ中央部に配置され、上記複数のカレントミラーとカレントミラー回路を構成する第1導電型の第3の電流入力用トランジスタと
がさらに設けられていることを特徴とする表示装置用ドライバ。

【請求項7】

請求項3～6のうちいずれか1つに記載の表示装置用ドライバにおいて、
上記第1のトランジスタとカレントミラーを構成し、且つ上記第1の基準電流源及び第2の基準電流源とサイズ比が等しいトランジスタからなる第4の基準電流源と、
上記第4の基準電流源に接続された電流伝達用端子と
上記第1のトランジスタと同一チップ上にさらに設けられ、
上記第1のトランジスタに接続された抵抗は上記第1のトランジスタと同一チップ上に設けられていることを特徴とする表示装置用ドライバ。

【請求項8】

請求項3～6のうちいずれか1つに記載の表示装置用ドライバにおいて、
基準電流を伝達するための第1の電流入出力用端子と、
第2拡散層と、上記第1の電流入出力用端子に接続された第1拡散層及び制御部とを有する第1導電型の第2のトランジスタと、
第2拡散層及び制御部と、上記第1のトランジスタの第1拡散層に接続された第1拡散層とを有する上記第2のトランジスタとカレントミラー回路を構成する第1導電型の第3のトランジスタと
上記第1のトランジスタと同一チップ上にさらに設けられていることを特徴とする表示装置用ドライバ。

【請求項9】

請求項8に記載の表示装置用ドライバにおいて、
上記第2のトランジスタの第2拡散層にカスコード接続された第1導電型の第4のトランジスタと、
上記第3のトランジスタの第2拡散層にカスコード接続され、上記第4のトランジスタとカレントミラー回路を構成する第1導電型の第5のトランジスタとが上記第1のトランジスタと同一チップ上にさらに設けられていることを特徴とする表示装置用ドライバ。

【請求項10】

請求項8または9に記載の表示装置用ドライバにおいて、
上記第1のトランジスタの第1拡散層及び上記第3のトランジスタの第1拡散層に接続された第2の電流入出力用端子と、
上記第1のトランジスタとカレントミラーを構成し、且つ上記第1の基準電流源及び上記第2の基準電流源とサイズ比が等しいトランジスタからなる第4の基準電流源と、
上記第4の基準電流源に接続された電流伝達用端子と
上記第1のトランジスタと同一チップ上にさらに設けられていることを特徴とする表示装置用ドライバ。

【請求項11】

請求項1～10のうちいずれか1つに記載の表示装置用ドライバにおいて、
上記第1の基準電流源、上記第2の基準電流源、上記第1の電流入力用トランジスタ、上記第2の電流入力用トランジスタ及び上記複数のカレントミラーは、第1拡散層をドレイン、第2拡散層をソース、制御部をゲート電極とするMOSFETであることを特徴とする表示装置用ドライバ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶パネルなどの表示装置を駆動するための表示装置用ドライバLSIに関し、より詳しくは、該表示装置用ドライバに均一な電流を供給するための回路装置に関する。

【0002】

【従来の技術】

近年、フラットパネルディスプレイ(FPD)は大画面、高精細化するとともに、薄型軽量化および低コスト化が進んできている。このような背景の中で、FPDなどの表示パネルを駆動するための表示装置用ドライバLSIの改良が進められている。

【0003】

図7(a)は、液晶表示装置の表示パネル部分の構成を概略的に示す図であり、(b)は、従来の表示装置用ドライバの構成を示す回路図であり、(c)は、表示パネルの輝度のばらつきを示す図である。なお、ここでは電圧の高低により階調制御が行われる液晶表示パネルの例を示している。

【0004】

図7(a)、(b)に示すように、一般的なTFT(Thin-Film-Transistor)駆動型の液晶表示パネルでは、透明なTFT602と、TFT602に接続された液晶容量603とで構成される画素(サブピクセル)601がマトリクス状に配置されている。それぞれの画素601は表示装置用ドライバLSI605のうち各駆動電圧供給部に接続され、表示装置用ドライバLSI605から階調制御用の電圧を供給されている。なお、表示装置用ドライバLSI605は、バイアス電流回路606に加え、例えば駆動電圧供給部619、駆動電圧供給部620及び駆動電圧供給部621など、複数の駆動電圧供給部が1つのチップ上に集積化されたものである。大画面の液晶表示装置の場合、このような表示装置用ドライバLSI605は、表示パネルの額縁部に複数個配置される。なお、本明細書中で、バイアス電流回路(電流源)と駆動電圧供給部を含む回路を「表示装置用ドライバ」と称するものとする。

【0005】

この表示パネルでは、液晶容量603に印加する電圧値を変化させることで、表示画素がバックライトの光を遮蔽するレベルが変化する。このことにより、表示装置用ドライバから印加される電圧に比例した表示輝度の変化が得られる。

【0006】

次に、図7(b)に示す、従来の表示装置用ドライバLSIの構成を説明する。

【0007】

まず、駆動電圧供給部619に一定値の電流を供給するためのバイアス電流回路606は、第1導電型の第1のMOSFET608と、第1のMOSFET608に接続された抵抗607と、第1のMOSFET608とカレントミラーを構成する第2のMOSFET609と、第2のMOSFET609に接続された第2導電型の入力用トランジスタ610とを有している。入力用トランジスタ610は、後述する駆動電圧供給部619中のカレントミラー部に電流を入力するためのものである。

【0008】

次に、駆動電圧供給部619は、複数のカレントミラーを有する電流加算型D/Aコンバータ630と、D/Aコンバータ630の出力部に接続された電流/電圧変換器611とを有している。

【0009】

D/Aコンバータ630は、第2導電型(ここではNチャネル型)のMOSFETから構成され、入力用トランジスタ610とカレントミラーを構成する第1のカレントミラー CM_1 、第2のカレントミラー CM_2 、…第nのカレントミラー CM_n と、第1のカレントミラー CM_1 、第2のカレントミラー CM_2 、…第nのカレントミラー CM_n のそれぞれに接続されたスイッチ L_1 、 L_2 、… L_n とを有している(nは自然数)。そして、電流/電圧変換器は、負帰還されたオペアンプと抵抗とからなっている。なお、駆動電圧供給部620、621もそれぞれ駆動電圧供給部619と同一構成であり、且つ複数の駆動電圧供給部のカレントミラーのゲート電極は共通に接続されている。

【0010】

次に、従来の表示装置用ドライバに流れる電流について説明する。

【0011】

従来の表示装置用ドライバのうち、バイアス電流回路606においては、抵抗607の抵抗値を調節して所望の大きさの基準電流を発生させることができる。そして、この基準電流は第2のMOSFET609に分配され、入力用トランジスタ610に流入される。すると、第1のカレントミラー CM_1 、第2のカレントミラー CM_2 、…第nのカレントミラ

— CM_n のそれぞれに電流が流れる。ここで、図7(b)では各カレントミラーが1個のトランジスタで構成されているように簡略的に示してあるが、実際には1個、2個、4個、… 2^{n-1} 個のサイズの等しいトランジスタから構成されている。例えば6ビット(64階調)の液晶表示装置の場合、ビットの重み付けに合わせて1個+2個+4個+8個+16個+32個=63個のトランジスタが配置される。このため、スイッチ L_1 がオンの場合に流れる電流を I とすると、スイッチ L_2, L_3, \dots, L_n がオンとなる時それぞれのスイッチに流れる電流は、 $2I, 4I, \dots, 2^{n-1}I$ となる。従って、スイッチ L_1, L_2, \dots, L_n のオンまたはオフを制御することで、電流/電圧変換器611に 2^n 通りの電流レベルを入力することが可能となっている。そして、電流/電圧変換器611が、入力された電流を電圧に変換し、画素601に供給する。

【0012】

次に、従来の表示装置用ドライバの動作を簡単に説明する。

【0013】

従来の表示装置用ドライバでは、表示データがデジタル信号で保持されている(図示せず)。この表示データに応じてスイッチ L_1, L_2, \dots, L_n がそれぞれオンまたはオフする。全白表示の場合、スイッチ L_1 ～スイッチ L_n までのすべてのスイッチをオンとする。一方、全黒表示の場合にはスイッチ L_1 ～スイッチ L_n までのすべてのスイッチをオフとする。

【0014】

【特許文献1】

特開2001-147659号公報

【特許文献2】

特開2001-67048号公報

【特許文献3】

特開2001-168697号公報

【0015】

【発明が解決しようとする課題】

上述の従来の表示装置用ドライバによれば、携帯電話の表示パネルなど、小画面の表示パネルを不具合なく駆動することができる。

【0016】

ところが、表示パネルの大画面化はさらに進んでおり、それにつれて表示装置用のドライバLSIの長さ(長辺方向の長さ)が10mm～20mmに達する場合がでてきた。このような場合、従来の表示装置用ドライバLSIでは、互いに離れた出力端子間で出力電圧のばらつきが生じ、表示画像に明暗部を生じるなど、画質の低下を引き起こすおそれがあった。

【0017】

本願発明者が表示装置用ドライバLSIの出力端子間で出力電圧がばらつく原因について調べたところ、表示装置用ドライバの各カレントミラーに分配される電流にばらつきがあることが分かった。そもそも、カレントミラー回路は、これを構成するトランジスタの拡散条件が等しく、しきい値 V_t やキャリア移動度に有意差がないことを前提としている。その上で、トランジスタのサイズ比によって電流が分配されるのである。ところが、表示装置用ドライバLSIのチップの長さが10mmから20mmもの長さになると、トランジスタに含まれる不純物の拡散を均一に行なうことが困難になると考えられる。この結果、カレントミラーとなるトランジスタのしきい値にばらつきが生じ、ひいては出力電圧のばらつきを生じることになる。通常は、拡散の変動はウェハー面に対し徐々に傾きを持つ。このため、一定の表示データによる均一表示を行った場合でも、図7(c)に示すように、表示パネル上で明から暗のグラデーションが発生することになる。

【0018】

本発明の目的は、表示装置用ドライバLSIの出力間のばらつきを抑える手段を提供することにある。

【0019】

【課題を解決するための手段】

本発明の表示装置用ドライバは、基準電流を供給するための第1の基準電流源及び第2の基準電流源と、制御部と、第2拡散層と、上記第1の基準電流源に接続された第1拡散層とを有する第1導電型の第1の電流入力用トランジスタと、制御部と、第2拡散層と、上記第2の基準電流源に接続された第1拡散層とを有する第1導電型の第2の電流入力用トランジスタと、上記第1の電流入力用トランジスタ及び上記第2の電流入力用トランジスタに入力された電流が分配され、互いに接続された制御部を有する第1導電型のトランジスタからなる複数のカレントミラーと、上記複数のカレントミラーに接続され、上記複数のカレントミラーのうち、表示データにより選択されたカレントミラーに生じる電流を加算することで出力電流を変化させることが可能な電流加算手段とを備え、チップ上に集積化されている。

【0020】

この構成により、少なくとも2つの基準電流源から複数のカレントミラーに電流が分配されるので、不純物の拡散ばらつき等によりカレントミラーを構成するトランジスタのしきい値（または電流駆動力）のばらつきを相殺することができる。従って、カレントミラーからの出力電流を均一化させることができるので、大画面の電流駆動型の表示装置であっても、輝度のばらつきを抑えることが可能となる。また、電流／電圧変換回路を付加することにより、表示品質の向上した大画面の液晶表示装置を実現することも可能となる。

【0021】

また、上記複数のカレントミラーは、上記第1の電流入力用トランジスタと上記第2の電流入力用トランジスタとの間に配置されていることにより、第1の電流入力用トランジスタの制御部と第2の電流入力用トランジスタの制御部との間に電位勾配を生じさせることができるので、カレントミラーを構成するトランジスタのしきい値のばらつきをさらに効果的に相殺することができる。その結果、カレントミラーに生じる電流のばらつきをさらに抑えることができるので、表示装置の表示品質をさらに向上させることができる。

【0022】

一端に電源電圧が供給され、他端が抵抗に接続されることで所定値の電流を生じる第2導電型の第1のトランジスタをさらに備え、上記第1の基準電流源と上記第2の基準電流源とは互いにサイズ比が等しく、且つ上記第1のトランジスタとカレントミラー回路を構成するトランジスタであることにより、カレントミラー回路を利用して互いに等しい電流を供給する第1及び第2の基準電流源を簡単な構成で実現することができる。

【0023】

上記第1の基準電流源と上記第2の基準電流源とは、互いの距離が $100\mu\text{m}$ 以下になるように配置され、上記第1の基準電流源と上記第1の電流入力用トランジスタとを接続する配線の長さ及び幅は、上記第2の基準電流源と上記第2の電流入力用トランジスタとを接続する配線の長さ及び幅とほぼ同一であることにより、第1の電流入力用トランジスタに流れる電流と第2の電流入力用トランジスタとに流れる電流との誤差を最小限に抑えることができる。

【0024】

上記複数のカレントミラーのうち、上記第1の電流入力用トランジスタに隣接するカレントミラーの制御部と上記第1の電流入力用トランジスタの制御部との間、上記複数のカレントミラーのうち、互いに隣接するカレントミラーの制御部間、及び上記複数のカレントミラーのうち、上記第2の電流入力用トランジスタに隣接するカレントミラーの制御部と上記第2の電流入力用トランジスタの制御部との間に、それぞれ等しい抵抗値を有する抵抗素子がさらに設けられることにより、第1の電流入力用トランジスタの制御部と第2の電流入力用トランジスタの制御部との間で十分な電位勾配が形成できない場合でも、抵抗素子による電圧降下を利用して電位勾配を持たせることが可能となる。その結果、複数のカレントミラーに生じる電流のばらつきをさらに抑えることが可能となる。

【0025】

上記第1の基準電流源と上記第2の基準電流源の間に配置され、上記第1のトランジスタとカレントミラー回路を構成し、サイズ比が上記第1の基準電流源及び上記第2の基準電流源と等しいトランジスタからなる第3の基準電流源と、上記第3の基準電流源に接続されると共に、上記第1の電流入力用トランジスタと上記第2の電流入力用トランジスタとのほぼ中央部に配置され、上記複数のカレントミラーとカレントミラー回路を構成する第1導電型の第3の電流入力用トランジスタとがさらに設けられていることにより、複数のカレントミラーに生じる電流のばらつきをさらに抑えることが可能となる。

【0026】

上記第1のトランジスタとカレントミラーを構成し、且つ上記第1の基準電流源及び第2の基準電流源とサイズ比が等しいトランジスタからなる第4の基準電流源と、上記第4の基準電流源に接続された電流伝達用端子とが上記第1のトランジスタと同一チップ上にさらに設けられ、上記第1のトランジスタに接続された抵抗は上記第1のトランジスタと同一チップ上に設けられていることにより、複数の表示装置用ドライバを接続する場合の初段の表示装置用ドライバとして用いることができる。すなわち、第4の基準電流源で生じる基準電流を、電流伝達用端子を介して次段の表示装置用ドライバに伝達することができるので、チップ間でカレントミラーの特性が変動する場合でも、カレントミラーの出力電流を均一化することができる。

【0027】

また、基準電流を伝達するための第1の電流入出力用端子と、第2拡散層と、上記第1の電流入出力用端子に接続された第1拡散層及び制御部とを有する第1導電型の第2のトランジスタと、第2拡散層及び制御部と、上記第1のトランジスタの第1拡散層に接続された第1拡散層とを有する上記第2のトランジスタとカレントミラー回路を構成する第1導電型の第3のトランジスタとが上記第1のトランジスタと同一チップ上にさらに設けられていることにより、複数の表示装置用ドライバを接続する場合に、二段目以降の表示装置用ドライバとして用いることができる。

【0028】

上記第2のトランジスタの第2拡散層にカスコード接続された第1導電型の第4のトランジスタと、上記第3のトランジスタの第2拡散層にカスコード接続され、上記第4のトランジスタとカレントミラー回路を構成する第1導電型の第5のトランジスタとが上記第1のトランジスタと同一チップ上にさらに設けられていることにより、複数の表示装置用ドライバを接続する場合に、二段目以降の表示装置用ドライバとして用いることができる。加えて、カスコード接続されたトランジスタで構成されたカレントミラーによって、前段の表示装置用ドライバから伝達される基準電流の変動を最小限に抑えることができる。

【0029】

上記第1のトランジスタの第1拡散層及び上記第3のトランジスタの第1拡散層に接続された第2の電流入出力用端子と、上記第1のトランジスタとカレントミラーを構成し、且つ上記第1の基準電流源及び第2の基準電流源とサイズ比が等しいトランジスタからなる第4の基準電流源と、上記第4の基準電流源に接続された電流伝達用端子とが上記第1のトランジスタと同一チップ上にさらに設けられていることにより、1種類のみのチップをカスケード接続することで、複数の表示装置用ドライバに共通の基準電流を分配する構成をとることができる。従って、この表示装置用ドライバを用いれば、表示品質の向上した表示パネルをさらに低コストで提供することができる。

【0030】

上記第1の基準電流源、上記第2の基準電流源、上記第1の電流入力用トランジスタ、上記第2の電流入力用トランジスタ及び上記複数のカレントミラーは、第1拡散層をドレイン、第2拡散層をソース、制御部をゲート電極とするMOSFETであってもよい。

【0031】

【発明の実施の形態】

以下、本発明の実施形態について、図面を参照しながら説明する。

【0032】

(第1の実施形態)

図1は、本発明の第1の実施形態に係る表示装置用ドライバを示す回路図であり、図2は、本実施形態の表示装置用ドライバのうち、64階調用の駆動電圧供給部を示す回路図である。本実施形態の表示装置用ドライバは、特に液晶表示装置など、電圧駆動型の表示装置の駆動に好ましく用いられる。

【0033】

図1に示すように、本実施形態の表示装置用ドライバの特徴は、カレントミラー回路を利用して基準電流 I_1 を生じる電流源を少なくとも2つ設けることにある。以下、表示装置用ドライバの構成について詳述する。

【0034】

図1及び図2に示すように、本実施形態の表示装置用ドライバは、駆動電圧供給部に一定値の電流を供給するためのバイアス電流回路とを備えている。

【0035】

このバイアス電流回路は、第1導電型の第1のMOSFET18と、第1のMOSFET18に接続された抵抗17と、第1のMOSFET18とカレントミラーを構成する第2のMOSFET19及び第3のMOSFET21と、第2導電型で、第2のMOSFET19に接続された第1の電流入力用MOSFET10と、第2導電型で、第3のMOSFET21に接続された第2の電流入力用MOSFET12とを有している。そして、第1の電流入力用MOSFET10のゲート電極と第2の電流入力用MOSFET12のゲート電極とは電気的に接続されている。なお、上述の抵抗17は、チップ内部に設けてもよいが、外部に設けてもよい。

【0036】

また、カレントミラーを構成するMOSFETについて、図1、図2には第1導電型がNチャネル型で第2導電型がPチャネル型である例を示しているが、第1導電型をPチャネル型、第2導電型をNチャネル型としてもよい。これは、以下の実施形態を通じて共通である。

【0037】

また、図1では省略して示しているが、第1の電流入力用MOSFET10と第2の電流入力用MOSFET12の間には、第1の電流入力用MOSFET10及び第2の電流入力用MOSFET12とカレントミラーを構成するカレントミラー群9が設けられている。ここで、カレントミラー群9は、駆動電圧供給部の一部であり、それぞれ第2導電型のMOSFETから構成される第1のカレントミラー CM_1 、第2のカレントミラー CM_2 、…第 n のカレントミラー CM_n で構成されている。また、第2のMOSFET19と第3のMOSFET21とは、特性のばらつきを抑えるために互いに近傍に配置されていることが好ましい。第2のMOSFET19と第3のMOSFET21との距離は通常 $10\mu m$ 以上 $100\mu m$ 以下であることが好ましい。

【0038】

一方、図2に示すように、駆動電圧供給部は従来と同じ構成であり、カレントミラー群9及びそれぞれのカレントミラーに接続されたスイッチ $L_1 \sim L_n$ （電流加算手段）で構成される電流加算型のD/Aコンバータと、該D/Aコンバータの出力部に接続され、オペアンプと抵抗とからなる電流/電圧変換器20とを有している。ここで、図1では第1のカレントミラー CM_1 、第2のカレントミラー CM_2 、…第 n のカレントミラー CM_n のそれぞれが1つのMOSFETで構成されるように簡略化されて示されているが、実際には1個、2個、4個、… 2^{n-1} 個のゲートが共通に接続された互いにサイズ比(W/L 比)の等しいMOSFETで構成されている。

【0039】

なお、図2では、第1の電流入力用MOSFET10と第2の電流入力用MOSFET12の間に配置された1つの駆動電圧供給部中のカレントミラーのみ示しているが、実際には1つのチップ上に設けられる複数の駆動電圧供給部中のカレントミラーが挟まれている。

【0040】

次に、電流源を含む本実施形態の表示装置用ドライバに流れる電流について説明する。

【0041】

まず、バイアス電流回路では、第1のMOSFET18には、抵抗17を設けたことにより所定値の電流が流れる。すると、この電流が第2のMOSFET19及び第3のMOSFET21に分配されて、互いにほぼ等しい大きさの基準電流 I_1 が同時に流れる。

【0042】

次に、基準電流 I_1 は第1の電流入力用MOSFET10と第2の電流入力用MOSFETのドレインに入力される。すると、スイッチ L_1 、 L_2 、 \dots 、 L_n がオン状態の際には、カレントミラー群9を構成するMOSFETのそれぞれに、電流 I_2 が流れる。つまり、図2に示す例ではオン状態のスイッチ L_1 、 L_2 、 \dots 、 L_n に、それぞれ I_2 、 $2I_2$ 、 \dots 、 $2^{n-1}I_2$ の電流が流れる。従って、スイッチ L_1 、 L_2 、 \dots 、 L_n のオンまたはオフを制御することで、電流／電圧変換器20に2ⁿ通りの電流レベルを入力することが可能となっている。言い換えれば、スイッチ $L_1 \sim L_n$ は、カレントミラーで発生する電流を加算することで出力電流値を変換する電流加算手段として機能していることになる。

【0043】

そして、電流／電圧変換器20が、入力された電流を電圧に変換し、例えば液晶表示装置の画素に供給する。

【0044】

なお、本実施形態の表示装置用ドライバにおいて、基準電流 I_1 は例えば630nA、電流 I_2 は10nAであり、 $I_1 : I_2 = 63 : 1$ に設定されている。このように、基準電流 I_1 を電流 I_2 より大きくするのは、抵抗17をチップ外部に設ける場合に、抵抗値を小さくするためである。抵抗17の抵抗値は例えば1M Ω 程度であるが、抵抗値が余りに大きい場合、外部環境の影響を受けやすくなるので好ましくない。また、第1のMOSFET18と、第2のMOSFET19及び第3のMOSFET21とのサイズ比が異なれば、第1のMOSFET18で発生する電流の値と、基準電流 I_1 の値は異なる。

【0045】

なお、本実施形態の表示装置用ドライバでは、表示データがデジタル信号で保持されている（図示せず）。この表示データに応じてスイッチ L_1 、 L_2 、 \dots 、 L_n がそれぞれオンまたはオフする。全白表示の場合、スイッチ $L_1 \sim$ スイッチ L_n までのすべてのスイッチをオンとする。一方、全黒表示の場合にはスイッチ $L_1 \sim$ スイッチ L_n までのすべてのスイッチをオフとする。

【0046】

本実施形態の表示装置用ドライバにおいても、第1の電流入力用MOSFET10、カレントミラー群9及び第2の電流入力用MOSFET12は、出力端子の配置に応じて表示装置用ドライバLSIの長さ方向に配置されるため、LSI形成時の拡散条件によってはこれらのしきい値 V_t が変動する。

【0047】

しかし、本実施形態の表示装置用ドライバによれば、第1のカレントミラー CM_1 側からだけでなく、第 n のカレントミラー CM_n 側からも大きさの等しい電流を入力するので、従来の表示装置用ドライバに比べ、カレントミラー群9を構成する各MOSFETで生じる電流のばらつきが小さく抑えることができる。

【0048】

この理由は以下の通りである。

【0049】

一般に、1つの半導体チップ中で、不純物の拡散の度合いは一方の端部から他方の端部へと傾きを持ってばらついている。このため、例えば第1のカレントミラー CM_1 から第 n のカレントミラー CM_n に向かうにつれ、カレントミラーを構成するMOSFETのしきい値は高く（あるいは低く）なる。この状態で、仮にカレントミラー群9を構成するMOSFETのゲート電圧 V_{gs} が同一とすると、高いしきい値を有するMOSFETに流れ

る電流は相対的に小さくなり、カレントミラーに流れる電流値がばらついてしまう。このため、従来の表示装置ドライバでは、LSI内に配置されるカレントミラーで発生する電流が変化し、理論値からずれてしまっていた。

【0050】

これに対し、本実施形態の表示装置用ドライバでは、しきい値が最もばらつくと考えられるカレントミラー群9の両端部から等しい電流を供給する構成をとっている。例えば、第2の電流入力用MOSFET12のしきい値が第1の電流入力用MOSFET10のしきい値よりも高い場合、第2の電流入力用MOSFET12には第1の電流入力用MOSFET10を流れる電流とほぼ等しい電流が流れるため、第2の電流入力用MOSFET12にかかるゲート電圧 V_{gs} は第1の電流入力用MOSFET10にかかるゲート電圧 V_{gs} よりも高くなっている。そのため、第1の電流入力用MOSFET10、第1のカレントミラー CM_1 、第2のカレントミラー CM_2 、第nのカレントミラー CM_n のゲート電極に印加される V_{gs} は、LSI内部で傾斜を持つことになる。その結果、 V_{gs} の傾きとしきい値のばらつきとが相殺されるので、表示装置用ドライバLSI内部のカレントミラーでより均一な電流を生じさせることができるのである。

【0051】

このように、カレントミラー群9内の各カレントミラーで生じる電流をほぼ均一にすることができるので、各D/Aコンバータの出力電流もほぼ均一にすることができる。従って、同一LSI内の駆動電圧供給部からの出力電圧のばらつきも抑えられるので、本実施形態の表示装置用ドライバを用いれば、表示パネルの輝度のばらつきを効果的に抑えることが可能となる。

【0052】

特に、本実施形態の表示装置用ドライバは、LSIのチップの長辺方向の長さが10mmを超える場合に有効である。そのため、本実施形態の表示装置用ドライバは、大画面あるいは高精細な液晶表示装置などに好ましく用いることができる。

【0053】

なお、本実施形態の表示装置用ドライバにおいては、上述のように、互いに等しい電流を分配するために電流源として機能する第2のMOSFET19と第3のMOSFET21とは近傍に配置することが好ましい。さらに、第2のMOSFET19と第3のMOSFET21とは、不純物拡散のばらつきが最も少ない表示装置用ドライバLSIの中央部付近に配置することが好ましい。また、第1の電流入力用MOSFET10と第2の電流入力用MOSFET12に等しい基準電流を供給するために、第2のMOSFET19と第1の電流入力用MOSFET10とを接続する配線と、第3のMOSFET21と第2の電流入力用MOSFET12とを接続する配線とは、長さと同幅を等しくすることが望ましい。これに加えて、第1のMOSFET18も第2のMOSFET19及び第3のMOSFET21の近傍にあることが好ましい。

【0054】

また、第2のMOSFET19と第3のMOSFET21の間に、両トランジスタとカレントミラーを構成するMOSFETをさらに設け、カレントミラー群9の第3の電流源とすることもできる。この場合、第3の電流源からの基準電流 I_1 を受ける電流入力用MOSFETをカレントミラー群9の中央部に配置する。これにより、駆動電圧供給部のカレントミラーで生じる電流をさらに均一化することができる。

【0055】

なお、図1及び図2に示す第1の電流入力用MOSFET10及び第2の電流入力用MOSFET12は、それぞれ1個のMOSFETであるように示しているが、これに代えて、基準電流 I_1 に対して並列に接続された複数のMOSFETで構成したカレントミラー回路を用いてもよい。基準電流 I_1 は各カレントミラー I_2 に比べて大きい値に設定していることが多いので、その場合には、サイズの大きい1個のMOSFETを用いるよりも、複数の小さいサイズのMOSFETを用いる方が精度が向上するので好ましい。

【0056】

以上の説明では、複数の基準電流源を有するカレントミラー回路を電圧駆動型の表示装置用ドライバに利用する例を示したが、同様のカレントミラー回路を用いて有機ELパネルなどの電流駆動型の表示装置を駆動することも可能である。その場合、図2に示す駆動電圧供給部から電流／電圧変換器20を除けばよい。

【0057】

なお、本実施形態の表示装置用ドライバにおいて、カレントミラーを構成するMOSFETに代えてバイポーラトランジスタを用いても動作させることが可能である。

【0058】

また、本実施形態の表示装置用ドライバは、表示装置以外にプリンタヘッドにも用いることができる。

【0059】

(第2の実施形態)

図3は、本発明の第2の実施形態に係る表示装置用ドライバを示す回路図である。

【0060】

同図に示すように、本実施形態の表示装置用ドライバの特徴は、互いに隣接する電流入力用MOSFETとカレントミラーのゲート電極間、及びカレントミラーのゲート電極間にそれぞれ抵抗値の等しい抵抗を備えたことである。これ以外の構成は第1の実施形態と同様であるので、説明を省略する。

【0061】

図3に示すように、本実施形態の表示装置用ドライバにおいては、第1の電流入力用MOSFET10のゲート電極と第2の電流入力用MOSFET12のゲート電極とを接続するゲート信号線8上のうち、第1の電流入力用MOSFET10と第1のカレントミラーCM₁、各カレントミラーのゲート電極間、及びカレントミラーC_{n+1}と第2の電流入力用MOSFETのゲート電極間にそれぞれ抵抗R₁、R₂、…R_n、R_{n+1}が設けられている。また、抵抗R₁、R₂、…R_n、R_{n+1}のそれぞれは、数kΩ～十kΩ程度の抵抗値を有しており、例えばポリシリコンや、拡散抵抗で構成されている。なお、本願発明者らは、528出力の表示装置用ドライバで、各抵抗の抵抗値を2kΩ（全体の抵抗値が約1MΩ）としたものを試作し、動作確認を行っている。

【0062】

これに対し、LSI内でのカレントミラーを接続するゲート信号線8の抵抗値は、Al（アルミニウム）等の金属材料を用いた場合、全体で数Ωから数百Ω程度である。

【0063】

図1に示す第1の実施形態の表示装置用ドライバにおいて、ゲート信号線8の抵抗が低い場合、カレントミラー群9を構成するMOSFETのゲート電圧V_{gs}がLSI内部でほぼ均一な電圧値となり、しきい値のばらつきの変動を相殺することができなくなる場合がある。

【0064】

これに対し、本実施形態の表示装置用ドライバにおいては、カレントミラーのゲート電極間に、金属配線に比べて遙かに高い抵抗値を有するポリシリコン抵抗や拡散抵抗が設けられているので、カレントミラーのゲート電圧に電圧降下が発生する。このため、本実施形態の表示装置用ドライバを用いれば、金属配線の抵抗値が低い場合でも、カレントミラーのしきい値のばらつきを相殺することが可能となる。従って、本実施形態の表示装置用ドライバを用いれば、カレントミラーを有する駆動電圧供給部の出力電圧のばらつきも抑えられるので、電圧駆動型の表示装置を輝度のばらつき無く制御することが可能となる。

【0065】

なお、本実施形態の表示装置用ドライバにおいて、カレントミラー間の抵抗は、配線自体をポリシリコン等の高抵抗材料で作製してもよい。

【0066】

(第3の実施形態)

本発明の第3の実施形態として、第2の実施形態に係る表示装置用ドライバLSIのチッ

ブを複数個接続する例について説明する。なお、以下の実施形態では、1つのチップに設けられている表示装置用ドライバを表すために「表示装置用ドライバLSI」の語を用いているが、示す回路の範囲は第1、第2の実施形態と同じである。

【0067】

図4は、互いに接続された第2の実施形態に係る表示装置用ドライバLSIを示す回路図である。同図に示す例では、第1の表示装置用ドライバLSI 31が設けられたチップと第2の表示装置用ドライバLSI 32が設けられたチップとが電流伝送路38により互いに接続されている。

【0068】

第1の表示装置用ドライバLSI 31は、第1のMOSFET 18aと、第1のMOSFET 18aに接続された抵抗17aと、第1のMOSFET 18aとカレントミラーを構成し、基準電流源として機能する第1導電型（Pチャネル型）の第2のMOSFET 19a、第3のMOSFET 21a及び第4のMOSFET 23aと、第2のMOSFET 19aに接続された第1の電流入力用MOSFET 10aと、第3のMOSFET 21aに接続された第2の電流入力用MOSFET 12aと、第1の電流入力用MOSFET 10aと第2の電流入力用MOSFET 12aとカレントミラーを構成するカレントミラー群9aと、第1の電流入力用MOSFET 10aのゲート電極と第2の電流入力用MOSFET 12aのゲート電極とを接続するゲート信号線8と、ゲート電極8上に配置された抵抗 $R_{1a} \sim R_{(n+1)a}$ と、第4のMOSFET 23aに接続され、隣接する第2の表示装置用ドライバLSI 32に基準電流を出力するための電流伝達用端子26aとを有している。すなわち、第1の表示装置用ドライバLSI 31が第2の実施形態の表示装置用ドライバと異なるのは、基準電流を分配するための第4のMOSFET 23aと電流伝達用端子26aとを設けて、隣接する表示装置用ドライバLSIに基準電流を伝達できるようにしている点である。なお、第4のMOSFET 23aのサイズは第2のMOSFET 19a及び第3のMOSFET 21aと等しくなっている。この第4のMOSFET 23aは、電気的特性を揃えるために、第2のMOSFET 19a及び第3のMOSFET 21aの近傍に設けることが好ましい。第3のMOSFET 21aと第4のMOSFET 23aとの距離は、通常100 μ m以下であれば好ましい。

【0069】

また、第2の表示装置用ドライバLSI 32は、第1の表示装置用ドライバLSI 31とほぼ同様の構成を有しているが、第1の表示装置用ドライバLSI 31では第1のMOSFET 18aと抵抗17aとで所定の電流を生成している。これに対し、第2の表示装置用ドライバLSI 32では、電流伝達用端子26aに接続された第1の電流入出力用端子37と、第1の電流入出力用端子37にゲート電極及びドレインが接続された第2導電型（Nチャネル型）の第5のMOSFET 34と、第5のMOSFET 34と互いにカレントミラーを構成する第6のMOSFET 35と、第6のMOSFET 35に接続された第7のMOSFET 18bとで基準電流を伝達している。また、図4には、第2の表示装置用ドライバLSIが電流伝達用端子と電流伝達用端子に基準電流を伝達するためのカレントミラーとを有していない例を示しているが、3つ以上の表示装置用ドライバLSIを接続する場合にはこれらが設けられる。

【0070】

図4に示す2つの表示装置用ドライバLSIにおいては、第4のMOSFET 23aのサイズが第2のMOSFET 19a及び第3のMOSFET 21aと等しくなっているため、基準電流が第3のMOSFET 21aから出力される。そして、基準電流が電流伝達用端子26a、電流伝送路38を介して第1の電流入出力用端子37に入力される。そして、カレントミラーを構成し、互いのサイズ比が等しい第5のMOSFET 34及び第6のMOSFET 35のサイズ比が等しければ、基準電流が伝達され第7のMOSFET 18bに入力される。すると、第7のMOSFET 18bと第8のMOSFET 19b及び第9のMOSFET 21bのサイズ比が等しい場合、第8のMOSFET 19b及び第9のMOSFET 21bに基準電流が分配され、カレントミラー群9bの両端部に設けられた

第3の電流入力用MOSFET10b及び第4の電流入力用MOSFET12bとに基準電流が入力される。なお、第2の表示装置用ドライバLSI32に電流伝達用端子と電流伝達用端子に基準電流を伝達するためのカレントミラーとを有する場合には、同様に隣接する表示装置用ドライバLSIに基準電流を伝達することができる。

【0071】

表示装置の画面が大きい場合、表示装置用ドライバLSIのチップを複数個配置することになるが、異なるチップ上に設けられたトランジスタの特性は、同一チップ上に設けられたトランジスタ同士に比べてばらつきが大きいことが多い。本実施形態の表示装置用ドライバLSIによれば、第1の表示装置用ドライバLSIで生成した基準電流を、複数の表示装置用ドライバLSIのうち、カレントミラーの両端に伝達することができる。このため、複数の表示装置用ドライバLSI内のカレントミラー群を構成するMOSFETのしきい値がばらつく場合でもほぼ等しい電流を出力できるようになる。従って、本実施形態のように、複数の表示装置用ドライバLSIのそれぞれで等しい電流をカレントミラー群に入力することで、大画面の表示用パネルを輝度のムラ無く駆動することができる。

【0072】

また、複数の表示装置用ドライバLSIに電圧を分配する従来の方法に比べて、本実施形態の表示装置用ドライバLSIでは電流を分配するので、チップ内部の配線を減らすことができる。

【0073】

なお、本実施形態では、第2の実施形態に係る表示装置用ドライバLSIを複数個接続する例を説明したが、第1の実施形態に係る表示装置用ドライバLSIを用いることもできる。

【0074】

(第4の実施形態)

本発明の第4の実施形態として、第2の実施形態に係る表示装置用ドライバLSIのチップを複数個接続する別の例について説明する。

【0075】

図5は、互いに接続された第2の実施形態に係る表示装置用ドライバLSIを示す回路図である。同図に示す表示装置用ドライバLSIが図4で示した表示装置用ドライバLSIと異なるのは、第1の電流入出力用端子37と第7のMOSFET18bとの間に、所謂カスコード型カレントミラーが設けられている点にある。それ以外の構成は第3の実施形態と同様であるので説明は省略する。

【0076】

すなわち、図5に示す第2の表示装置用ドライバLSI41は、第1の電流入出力用端子37と、ドレイン及びゲートが第1の電流入出力用端子37に接続された第10のMOSFET43と、第10のMOSFET43のソースにカスコード接続され、ソースが接地された第11のMOSFET44と、第10のMOSFET43とカレントミラーを構成し、ドレインが第7のMOSFET18bのドレインに接続された第12のMOSFET46と、第12のMOSFET46のソースにカスコード接続されると共に、第11のMOSFET44とカレントミラーを構成する第13のMOSFET45とを有している。また、第10のMOSFET43、第11のMOSFET44、第12のMOSFET46及び第13のMOSFET45は、共に第2導電型(Nチャネル型)であり、それぞれのW/L比率は等しくなっている。

【0077】

このような構成にすることにより、カレントミラーの定電流特性が向上するため、図3に示すカレントミラーの構成よりも、基準電流を伝播する際の誤差の発生を低減させることができる。このため、カレントミラー群を構成するMOSFETからの出力が均一となるので、カレントミラー群を有するD/Aコンバータの出力電流も均一にすることができる。よって、本実施形態の表示装置用ドライバLSIを用いれば、液晶パネル等の表示装置の均一性をさらに向上させることができる。

【0078】

なお、本実施形態の表示装置用ドライバLSIに用いることができるカスコードカレントミラーとしては、図5に示すもの以外にウィルソン型カレントミラーなどがある。

【0079】

(第5の実施形態)

第3及び第4の実施形態に係る表示装置用ドライバLSIは、第1の表示装置用ドライバと第2の表示装置用ドライバとで構成が異なっているため、2種類の表示装置用ドライバLSIを準備する必要がある。

【0080】

これに対し、本発明の第5の実施形態として、1種類のチップのみで複数個を接続可能な表示装置用ドライバLSIについて説明する。

【0081】

図6(a)、(b)は、それぞれ本実施形態の表示装置用ドライバLSIを示す回路図、及び複数個接続された場合の本実施形態の表示装置用ドライバLSIの例を示す回路図である。なお、カレントミラー群を含む駆動電圧供給部の図示は省略している。また、図5と同じ部材には同一の符号を付している。

【0082】

図6(a)に示すように、本実施形態の表示装置用ドライバLSIは、図5に示す第1の表示装置用ドライバLSI31と第2の表示装置用ドライバLSI41とを足し合わせたような構成となっている。すなわち、本実施形態の表示装置用ドライバLSIは、第2の表示装置用ドライバLSI41と比べると、第1のMOSFET18(図5では第7のMOSFET18b)のドレインと第12のMOSFET46のドレインに接続される第2の電流入出力用端子53と、第4のMOSFET23と、第4のMOSFET23のドレインに接続され、次段の表示装置用ドライバに接続するための電流伝達用端子52とをさらに備えている点が異なっている。

【0083】

このような構成により、本実施形態の表示装置用ドライバLSIは、以下のようにして複数個接続することが可能になっている。

【0084】

図6(b)に示すように、基準電流を発生させる第1の表示装置用ドライバLSI55の第2の電流入出力用端子53aには、チップの外部に設けられ、一端が接地された抵抗57が接続される。そして、第1の電流入出力用端子37aは接地される。

【0085】

このように外部に接続することで、第1のMOSFET18aと抵抗57とにより基準電流が生じる。ここで、カスコード型カレントミラーのうち第10のMOSFET43aのゲート電極及び第12のMOSFET46のゲート電極は、共に接地されるので、第10のMOSFET43a、第11のMOSFET44、第12のMOSFET46及び第13のMOSFET45には電流が流れることはない。

【0086】

また、図6(b)に示すように、第1の表示装置用ドライバLSI55の電流伝達用端子52aと第2の表示装置用ドライバLSI56の第1の電流入出力用端子37bとは電流伝送路により接続される。そして、第2の表示装置用ドライバLSI56の第2の電流入出力用端子53bはオープン状態とする。

【0087】

このように表示装置用ドライバLSI同士を接続することにより、第1の電流入出力用端子37bに入力された基準電流は、カスコード型カレントミラーを介して第7のMOSFET18bに伝達される。そして、基準電流は、第4のMOSFET23bから電流伝達用端子52bへと伝達され、次段の表示装置用ドライバLSIへと出力される。

【0088】

以下、第2の表示装置用ドライバLSIと同様にして表示装置用ドライバLSIがカスケ

ード接続される。これにより、ほぼ等しい基準電流が複数のチップに分配されることになる。

【0089】

以上のように、本実施形態の表示装置用ドライバLSIを用いれば、表示パネルの駆動を1種類のチップのみで行なうことができるので、パネルの製造コストを低減することが可能となる。

【0090】

なお、ここでは、D/Aコンバータのうちカレントミラー群がNチャネル型MOSFETであり、パネル側から電流引き込む構成を前提として説明したが、Pチャネル型MOSFETを用いた電流出力型のカレントミラーを用いても同様の効果が得られる。さらに、本実施形態の表示装置用ドライバLSIでは、Pチャネル型MOSFETで出力した基準電流をNチャネル型MOSFETで入力する構成を説明したが、これとは逆に後段の表示装置用ドライバLSIから出力された電流を前段のNチャネル型トランジスタで一定電流に制限する場合にも同様の効果が得られる。

【0091】

なお、複数の表示装置用ドライバLSIをカスケード接続する際に、最終段となる表示装置用ドライバLSIの電流伝達用端子52に抵抗57と同じ抵抗値を有する抵抗を接続してもよい。

【0092】

なお、本実施形態の表示装置用ドライバに含まれるMOSFETに代えてバイポーラトランジスタを用いることもできる。

【0093】

【発明の効果】

本発明の表示装置用ドライバは、複数の基準電流源と、該複数の基準電流源にそれぞれ接続された複数の電流入力用MOSFETと、複数の電流入力用MOSFETの間に、複数の電流入力用MOSFETに入力された電流を分配するための複数のカレントミラーと、該複数のカレントミラーで発生した電流を加算することで出力電流値を可変する電流加算手段とを備えている。これにより、大きさの等しい電流を複数のカレントミラーの両端から入力することができるので、複数のカレントミラーのそれぞれに流れる電流のばらつきが抑えられる。従って、電流駆動または電圧駆動の表示パネルを輝度のばらつきなく駆動することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る表示装置用ドライバを示す回路図である。

【図2】第1の実施形態に係る表示装置用ドライバのうち、64階調用の駆動電圧供給部を示す回路図である。

【図3】本発明の第2の実施形態に係る表示装置用ドライバを示す回路図である。

【図4】互いに接続された第2の実施形態に係る表示装置用ドライバLSIを示す回路図である。

【図5】互いに接続された第2の実施形態に係る表示装置用ドライバLSIの別の例を示す回路図である。

【図6】(a)、(b)は、それぞれ本発明の第5の実施形態に係る表示装置用ドライバLSIを示す回路図、及び複数個接続された場合の該表示装置用ドライバLSIの例を示す回路図である。

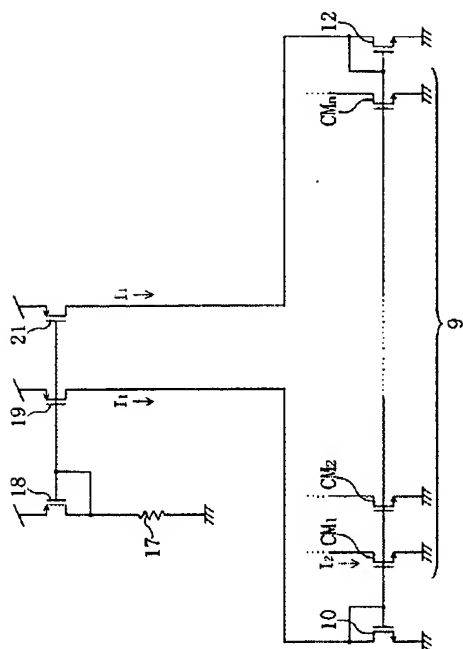
【図7】(a)は、液晶表示装置の表示パネル部分の構成を概略的に示す図であり、(b)は、従来の表示装置用ドライバの構成を示す回路図であり、(c)は、表示パネルの輝度のばらつきを示す図である。

【符号の説明】

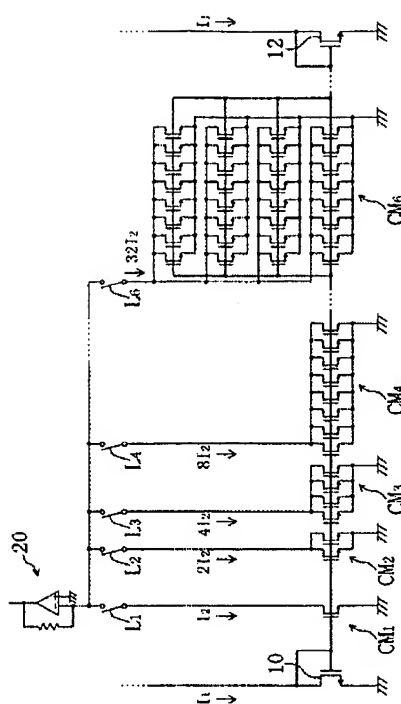
- | | |
|-----------|----------------|
| 8 | ゲート信号線 |
| 9, 9a, 9b | カレントミラー群 |
| 10, 10a | 第1の電流入力用MOSFET |

10b	第3の電流入力用MOSFET
12, 12a	第2の電流入力用MOSFET
12b	第4の電流入力用MOSFET
17, 57	抵抗
18, 18a	第1のMOSFET
18b	第7のMOSFET
19, 19a	第2のMOSFET
19b	第8のMOSFET
21, 21a	第3のMOSFET
23, 23a, 23b	第4のMOSFET
26a	電流伝達用端子
32	第2の表示装置用ドライバLSI
34	第5のMOSFET
35	第6のMOSFET
37, 37a, 37b	第1の電流入出力用端子
38	電流伝送路
43, 43a	第10のMOSFET
44, 44a, 44b	第11のMOSFET
45, 45a, 45b	第13のMOSFET
46, 46a, 46b	第12のMOSFET
52, 52a, 52b	電流伝達用端子
53b	第2の電流入出力用端子
55	第1の表示装置用ドライバLSI
CM ₁	第1のカレントミラー
R ₁ ~R _n	抵抗
L ₁ ~L _n	スイッチ

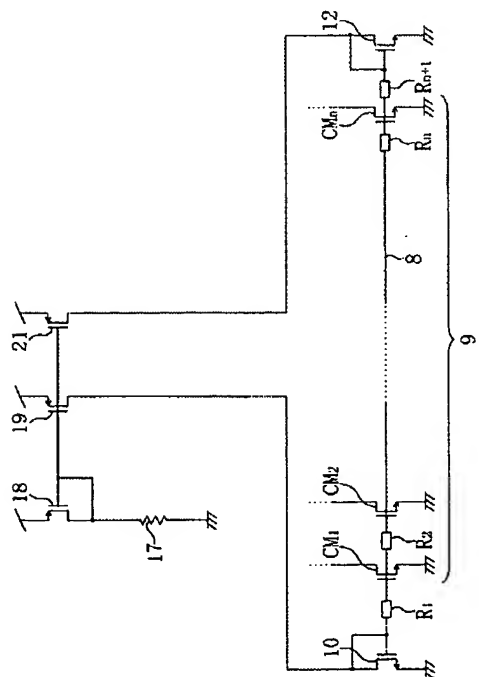
【図1】



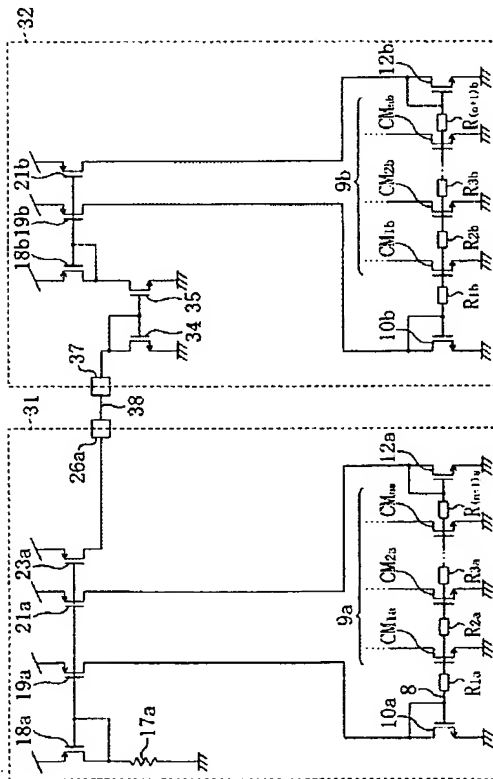
【図2】



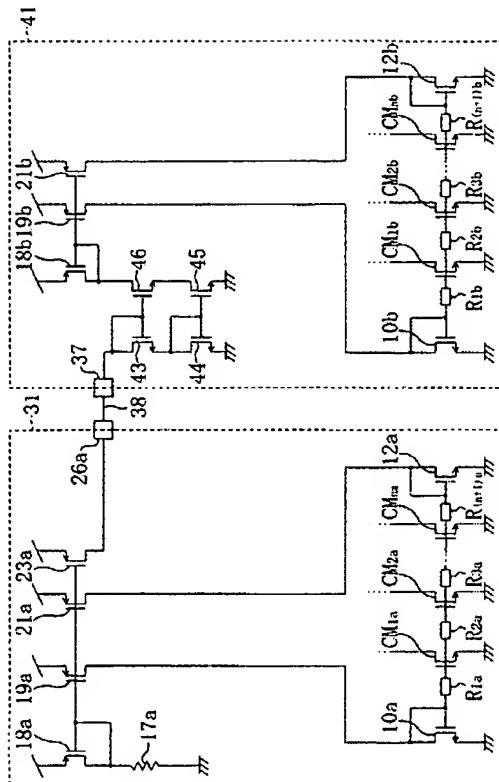
【図3】



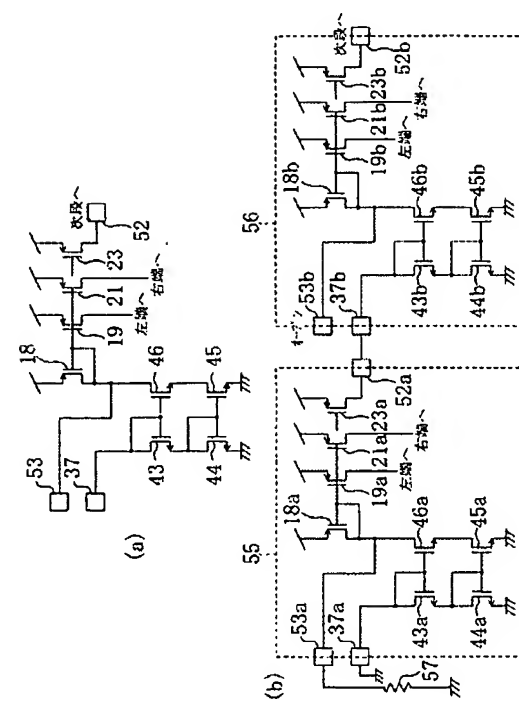
【図4】



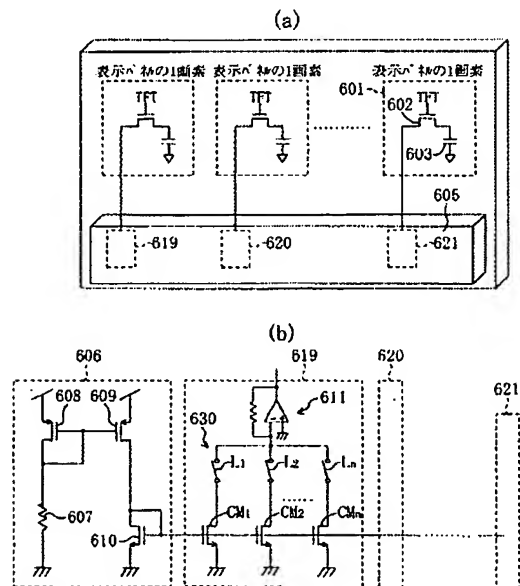
【図5】



【図6】



【図7】



(c)



(51)Int. Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 3 F
G 0 9 G	3/20	6 4 2 A
H 0 3 M	1/74	
H 0 3 K	17/687	A

(74)代理人 100115510

弁理士 手島 勝

(74)代理人 100115691

弁理士 藤田 篤史

(72)発明者 伊達 義人

大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

F ターム(参考) 2H093 NA16 ND06 ND07 ND49 NF05

5C006 AA16 AF50 AF83 BB16 BC12 BC20 BC24 BF25 BF28 BF34

BF42 EB05 FA20 FA22 FA26 FA37 FA56

5C080 AA10 BB05 DD05 DD07 DD25 EE29 FF11 JJ01 JJ03

5J022 AB06 BA00 CF04 CF05 CG01

5J055 AX48 BX16 CX30 DX22 DX73 EX01 EX02 EY01 EY21 EZ04

EZ24 GX01